

JC903 U.S. PTO  
09/904950  
07/12/01  


(12) Japanese Unexamined Patent Application Publication

(11) Publication No. Hei-10-173409

[Claim 1] A microwave-integrated-circuit circulator characterized by comprising: a ceramic dielectric substrate having a lower burning temperature than ferrite; a ferrite substrate embedded in the ceramic dielectric substrate; microstrip conductors and grounding conductors formed over the front and rear surfaces of each of the ceramic dielectric substrate and the ferrite substrate; and a magnet mounted on the ferrite substrate.

[Claim 2] A microwave-integrated-circuit circulator according to Claim 1, characterized in that the ferrite substrate is placed inside an opening which passes through the ceramic dielectric substrate, is held inside the opening by burning shrinkage of the ceramic dielectric substrate, and has the same thickness as the ceramic dielectric substrate; and the microstrip conductors and the grounding conductors formed on the front and rear surfaces of the ferrite substrate are formed as a unit together with or integrated with the microstrip conductors and the grounding conductors formed on the front and rear surfaces of the ceramic dielectric substrate.

[Claim 3] A microwave-integrated-circuit circulator according to one of Claims 1 and 2, characterized in that

the magnet is adhered to a microstrip conductor formed on the ferrite substrate, in a lamination state through a spacer.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-173409

(43)公開日 平成10年(1998)6月26日

(51)Int.Cl.<sup>6</sup>  
H 0 1 P 1/387  
11/00

識別記号

F I  
H 0 1 P 1/387  
11/00

P

審査請求 有 請求項の数 6 OL (全 5 頁)

(21)出願番号 特願平8-333187

(22)出願日 平成8年(1996)12月13日

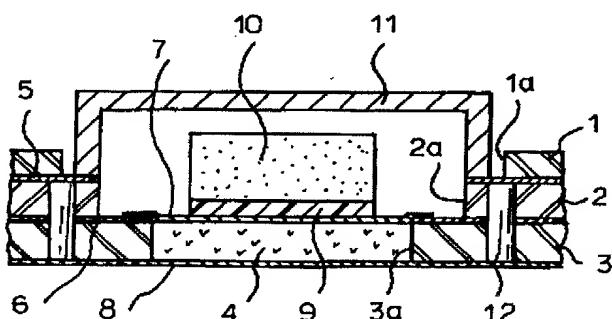
(71)出願人 000004237  
日本電気株式会社  
東京都港区芝五丁目7番1号  
(72)発明者 金子 友哉  
東京都港区芝五丁目7番1号 日本電気株  
式会社内  
(74)代理人 弁理士 鈴木 章夫

(54)【発明の名称】マイクロ波集積回路サーチュレータとその製造方法

(57)【要約】

【課題】従来のサーチュレータ(アイソレータ)は、フェライトと誘電体基板とを固着するための工程が必要であり、かつ各導体を接続する部分においてインピーダンス不連続が生じて特性が劣化される。

【解決手段】フェライト円板4をセラミックス基板3内に埋設し、これらフェライト円板4とセラミックス基板3の表裏面にわたってマイクロストリップ導体6、7と接地導体8とを形成する。セラミックス基板3を焼成することによってフェライト円板4の固定が実現でき、かつマイクロストリップ導体6、7と接地導体5、8とを一体に形成できる。フェライト円板4を固定するためのロウ付けが不要となり、かつ前記各導体を接続するための構成及び工程が不要となり、製造工程を簡略化して低コスト化が実現でき、特性インピーダンスの不連続部の発生を防止して高特性化が実現できる。



- 1, 2, 3 : セラミックス基板
- 4 : フェライト円板
- 5, 8 : 接地導体
- 6, 7 : マイクロストリップ導体
- 9 : スペーサ
- 10 : マグネット
- 11 : キャップ
- 12 : 貫通導体

## 【特許請求の範囲】

【請求項1】 フェライトより焼成温度の低いセラミックス誘電体基板と、このセラミック誘電体基板中に埋設されたフェライト基板と、前記セラミックス誘電体基板とフェライト基板の各表裏面にわたって形成されるマイクロストリップ導体及び接地導体と、前記フェライト基板上に搭載されたマグネットとを備えることを特徴とするマイクロ波集積回路サーキュレータ。

【請求項2】 フェライト基板は、セラミックス誘電体基板に貫通された開口内に内装され、セラミックス誘電体基板の焼成収縮により前記開口内に保持されるとともに、フェライト基板とセラミックス誘電体基板の厚みが等しくされ、前記フェライト基板の表裏面に形成されるマイクロストリップ導体及び接地導体と、前記セラミックス誘電体基板の表裏面に形成されるマイクロストリップ導体及び接地導体とが一体または一体化されてなる請求項1のマイクロ波集積回路サーキュレータ。

【請求項3】 マグネットはスペーサを介して積層状態でフェライト基板上のマイクロストリップ導体上に接着されてなる請求項1または2のマイクロ波集積回路サーキュレータ。

【請求項4】 マグネットを覆う金属製キャップが設けられ、この金属製キャップの開口縁部はセラミックス誘電体基板に形成された接地導体にロウ付けされてなる請求項1ないし3のいずれかのマイクロ波集積回路サーキュレータ。

【請求項5】 セラミックス誘電体基板は、複数の誘電体基板が積層された構成とされ、各誘電体基板間にマイクロストリップ導体と接地導体が形成され、このマイクロストリップ導体に前記フェライト基板の表面上のマイクロストリップ導体が一体化され、この接地導体に前記金属製キャップがロウ付けされる請求項4のマイクロ波集積回路サーキュレータ。

【請求項6】 焼成前のセラミックス誘電体基板に窓部を開口し、この窓部内にフェライト基板を内装してこれらの焼成を行う工程と、前記フェライト基板の表裏面を含む前記セラミックス誘電体基板の表裏面に金属ペーストを印刷し、これを焼成してマイクロストリップ導体と接地導体とを形成する工程と、前記フェライト基板上のマイクロストリップ導体上にスペーサを介してマグネットを接着する工程と、前記セラミックス誘電体基板上にマグネットを覆う金属製キャップを被せ、その開口縁部を前記セラミックス誘電体基板に形成されている接地導体にロウ付けする工程とを含むことを特徴とするマイクロ波集積回路サーキュレータの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、マイクロ波、ミリ波帯等を用いるマイクロ波集積回路における、フェライト基板とセラミック基板から成るマイクロストリップラ

インによるサーキュレータやアイソレータ等の非可逆回路素子（本発明では、これらを含めてサーキュレータと称する）に関する。

## 【0002】

【従来の技術】 この種のマイクロ波サーキュレータは、フェライト等により構成されるサーキュレータ部に、誘電体基板に形成したマイクロストリップライン等の導体を接続した構成とされている。例えば、特開平1-18803号公報に記載のアイソレータは、図3に示すように、内導体22と接地導体23とを有するフェリ磁性体基板21を非磁性体の接地導体板24に搭載し、かつこの接地導体板24にはフェリ磁性体基板21に外部磁場を印加するための磁石25を固定し、さらに非磁性体の接地導体板24の接地導体26の一部分を伸展し、この伸展した接地導体26の上に入出力線路を構成するための誘電体基板27を取り付け、内導体22と誘電体基板27とをリボン28等により接続する構成がとられている。また、特開平1-149107号公報に記載のサーキュレータ（アイソレータ）は、図4に示すように、誘電体基板31にサーキュレータパターン32が形成され、そのジャンクション部上にフェライト円板33が載置され、その上に誘電体基板31の接地導体34と接続される導体板35、および永久磁石36を設けた構成がとられている。

## 【0003】

【発明が解決しようとする課題】 前記した従来のサーキュレータにおいて、前者の例では、非磁性体の接地導体板24の進展した接地導体23と、その上に載置される誘電体基板27の接地導体を、ロウ付け等により固着する工程が必要であり、この固着工程が比較的に煩雑であることから低コスト化を進める上で妨げとなる。また、内導体22と誘電体基板27の入出力線路との接続には、ワイヤやリボンなどの接続手段28が必要とされるため、この接続部分における特性インピーダンスの不連続が避けられず、特性劣化の原因となる。

【0004】 また、後者の例では、フェライト円板33を誘電体基板31に固定するために、接着剤やロウ付け、あるいはビス止めなどによる固着が必要であり、前者の場合と同様に、この固着工程により低コスト化が難しくなる。また、フェライト円板33の上部に設けた接地導体35と誘電体基板31の接地導体34とはワイヤやリボンなどの接続手段により連結されるため、接地面がこの部分において不連続となり易い。さらに、フェライト円板33と誘電体基板31の表面の平面度如何によっては、フェライト円板33が誘電体基板31上のサーキュレータパターン32の表面に密着せず、個体間、経年、線膨張係数差に基づく温度変化による機械的ストレスに対する特性の不安定が生じ易い。

【0005】 本発明の目的は、接着やロウ付けなどの工程を必要とせず、しかもサーキュレータ部とマイクロス

トリップ導体部との間の特性インピーダンスの不連続をなくし、低コストでかつ特性の安定化を図ったマイクロ波集積回路サークュレータとその製造方法を提供することにある。

#### 【0006】

【課題を解決するための手段】本発明のマイクロ波集積回路サークュレータは、フェライトより焼成温度の低いセラミックス誘電体基板と、このセラミック誘電体基板中に埋設されたフェライト基板と、前記セラミックス誘電体基板とフェライト基板の各表裏面にわたって形成されるマイクロストリップ導体及び接地導体と、前記フェライト基板上に搭載されたマグネットとを備える構成となる。ここで、フェライト基板は、セラミックス誘電体基板に貫通された開口内に内装され、セラミックス誘電体基板の焼成収縮により前記開口内に保持されるとともに、フェライト基板とセラミックス誘電体基板の厚みが等しくされ、前記フェライト基板の表裏面に形成されるマイクロストリップ導体及び接地導体と、前記セラミックス誘電体基板の表裏面に形成されるマイクロストリップ導体及び接地導体とが一体または一体化された構成となる。

【0007】また、本発明のマイクロ波集積回路サークュレータの製造方法は、焼成前のセラミックス誘電体基板に窓部を開口し、この窓部内にフェライト基板を内装してこれらの焼成を行う工程と、前記フェライト基板の表裏面を含むセラミックス誘電体基板の表裏面に金属ペーストを印刷し、これを焼成してマイクロストリップ導体と接地導体とを形成する工程と、前記フェライト基板上のマイクロストリップ導体上にスペーサを介してマグネットを接着する工程と、前記セラミックス誘電体基板上にマグネットを覆う金属製キャップを被せ、その開口縁部を前記セラミックス誘電体基板に形成されている接地導体にロウ付けする工程とを含んでいる。

#### 【0008】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して詳細に説明する。図1は本発明の最良の実施の形態の断面図であり、図2はその一部を除去した状態の平面図である。同図において、1, 2, 3はそれぞれセラミックス誘電体基板であり、これらは積層された状態で同時に焼成されて形成される。これらのセラミックス誘電体基板1, 2, 3には上層基板1から下層基板3に向けて段階的に径寸法が大きくされた円形の窓部1a, 2a, 3aが形成されており、そのうち窓部2a, 3aの各縁部には前記セラミックス基板1と2の間に形成されている内層の接地導体5と、セラミックス基板2と3の間に形成されている内層のマイクロストリップ導体6との各一部が露呈されている。これらの接地導体5とマイクロストリップ導体6は前記各基板1, 2, 3と同時に焼成されて形成されている。

【0009】そして、前記下層のセラミックス基板3の

窓部3a内には、フェライト円板4が埋設されている。このフェライト円板4は、前記各セラミックス基板1, 2, 3を焼成する前にセラミックス基板3に設けられている窓部3a内に埋設され、その後にセラミックス基板1, 2, 3と共に焼成を行うことにより、その際のセラミックス基板3の焼成収縮により、その周辺部がセラミックス基板3により挟持された状態で窓部3a内に固定される。通常フェライトの焼成温度は1000°C以上であるため、セラミックス基板としては、1000°C未満の焼成温度の材料として、ガラスセラミックス（ガラス50%wt, アルミナ50%wtなど）が適する。また、前記接地導体5やマイクロストリップ導体6は、金、銀、銅などの電機抵抗の小さい金属材料で構成される。なお、ミリ波、例えば30GHz帯で使用するサークュレータの形成には、セラミックス基板2, 3の厚みは約0.3m、フェライト円板4の直径は約2m程度となる。

【0010】また、前記下層のセラミックス基板3の裏面と、前記フェライト基板3ないしマイクロストリップ導体6の表面には、それぞれ接地導体8と、サークュレータ部となるマイクロストリップ導体7が形成されている。これら接地導体8とマイクロストリップ導体7は、前記セラミックス基板3の焼成後に金属ペーストを印刷し、これを焼成する、いわゆる後焼成にて形成される。これら接地導体8とマイクロストリップ導体7は、前記した同時焼成の接地導体5やマイクロストリップ導体6と同様の金属で形成される。さらに、前記マイクロストリップ導体7の表面上には、マグネット10が磁界の強さ調整用の誘電体スペーサ9と共に積層状態に接着される。この誘電体スペーサ9は、フェライト円板4上のマイクロストリップ導体7への電気特性上の影響を最小限にするため比誘電率の低いテフロンなどが適する。

【0011】なお、前記セラミックス基板1, 2, 3には、前記接地導体5, 8、マイクロストリップ導体6を積層方向に電気接続するための貫通導体12が形成される。また、前記マグネット10を覆うための金属製キャップ11が前記セラミックス基板1の窓部1a上に被せられ、その周縁部において接地導体5とロウ付けされる。

【0012】この構成によれば、セラミック基板3上のマイクロストリップ導体6と、フェライト円板4上のマイクロストリップ導体7とは、後者のマイクロストリップ導体7を印刷かつ後焼成することによってその相互の接続が実現される。また、セラミックス基板3の接地導体8は、フェライト円板4の接地導体としても形成されるため、各接地導体を個別に形成し、かつ両者を接続するための工程は不要となる。したがって、フェライト円板4と誘電体基板3の各マイクロストリップ導体7, 6と接地導体8とを、ワイヤやリボン等の接続手段により接続することは全く不要となり、これらの接続部分におい

て生じていた特性インピーダンスの不連続を回避することが可能となり、特性の向上が可能となる。

【0013】また、フェライト円板4はセラミックス基板3の焼成時の収縮により窓部3a内に固定されるため、フェライト円板4を誘電体基板に固着するための工程も不要となり、工程数を削減することが可能となる。なお、マグネット10をスペーサ9と共に接着する工程と、金属製キャップ11をロウ付けする工程は必要であるが、これらの工程にはそれ程高い精度が要求されないため、従来行われているロウ付け工程に比較すればその作業を簡略化することは可能である。

【0014】ここで、セラミックス基板3の焼成前の厚みと、この基板にあらかじめ設けた窓部3aは、焼成収縮後にフェライト円板4と同程度の厚みと大きさになるように、設計しておくことが肝要である。これにより、フェライト円板4をセラミックス基板3により支持させる構成と、フェライト円板4上のマイクロストリップ導体7がセラミックス基板3上のマイクロストリップ導体6と一体化されて両者の電気接続が行われる構成が達成される。

【0015】また、前記実施形態では、セラミックス基板を3層に構成した例を示しているが、少なくともフェライト基板を埋設するための1層のセラミックス基板があれば本発明を達成することは可能である。この場合には、セラミックス基板の表裏面とフェライト基板の表裏面の各マイクロストリップ導体と接地導体とを、それぞれ同時に1回の金属ペーストの印刷と焼成により一体形成することが可能である。

#### 【0016】

【発明の効果】以上説明したように本発明は、フェライ

ト基板をセラミックス誘電体基板内に埋設し、これらフェライト基板とセラミックス基板の表裏面にわたってマイクロストリップ導体と接地導体とを形成した構成としているので、セラミックス基板を焼成することによってフェライト基板の固定が実現でき、かつ各基板のマイクロストリップ導体と接地導体とを一体に形成できるので、フェライト基板を固定するためのロウ付けが不要となり、かつ両基板の導体を接続するための構成及び工程が不要となり、製造工程を簡略化して低コスト化が実現できるとともに、特性インピーダンスの不連続部の発生を防止して高特性のサーキュレータを得ることができる。

#### 【図面の簡単な説明】

【図1】本発明の実施形態の縦断面図である。

【図2】図1の一部を除去した状態の平面図である。

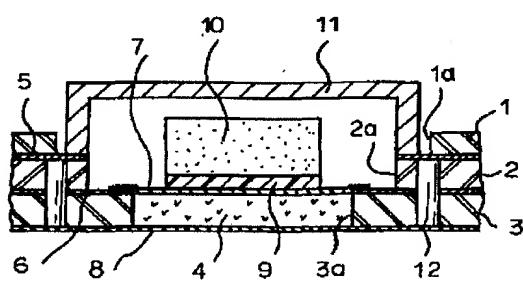
【図3】従来のサーキュレータ（アイソレータ）の一例の断面図である。

【図4】従来のサーキュレータの他の例の断面図である。

#### 【符号の説明】

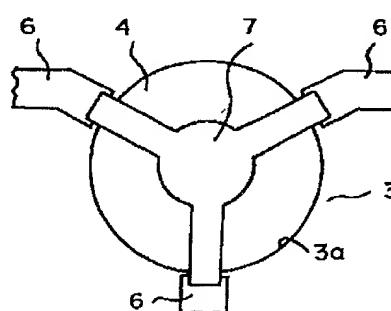
- 1, 2, 3 セラミックス基板
- 4 フェライト円板
- 5 接地導体（同時焼成）
- 6 マイクロストリップ導体（同時焼成）
- 7 マイクロストリップ導体（後焼成）
- 8 接地導体（後焼成）
- 9 誘電体スペーサ
- 10 マグネット
- 11 金属製キャップ
- 12 貫通導体

【図1】



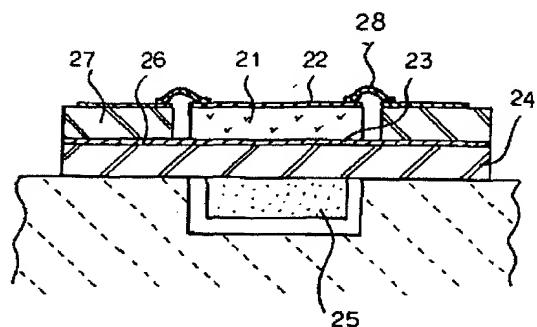
- 1, 2, 3 :セラミックス基板
- 4 :フェライト円板
- 5, 8 :接地導体
- 6, 7 :マイクロストリップ導体
- 9 :スペーサ
- 10 :マグネット
- 11 :キャップ
- 12 :貫通導体

【図2】



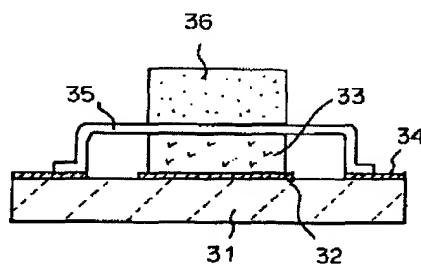
- 3 :セラミックス基板
- 4 :フェライト導体
- 6 :マイクロストリップ導体
- 7 :マイクロストリップ導体

【図3】



21: フェリ磁性体基板  
22: 内導体  
23: 接地導体  
24: 接地導体板  
25: 磁石  
26: 接地導体  
27: 誘電体基板  
28: リボン

【図4】



31: 誘電体基板  
32: サーキュレータパターン  
33: フェライト円板  
34: 接地導体  
35: 導体板  
36: 永久磁石